

## N° 41 FORMATION ET CERTIFICATION AVANCÉE DE CONCEPTEUR IPC (CID+)

**Durée du stage : 31h30 en 4,5 jours**

**Nombre maximum de stagiaires par session = 8**

**Nombre minimum de stagiaires par session = 3**

**NOUVEAU STAGE**

Personnel concerné : concepteurs, routeurs, préparateurs de dossier et cadres technico-commerciaux, achats, fabrication ou contrôle-qualité.

Objectif : développer les connaissances et la compréhension des procédés de réalisation d'une carte électronique et leurs impacts sur le produit final pour en tenir compte dès la conception. C'est aussi une évaluation objective des connaissances des principales normes IPC nécessaires à la conception des ensembles électroniques.

Prérequis : être déjà certifié, sur la base des prérequis de la certification CID, à savoir : en dehors du fait de savoir lire, écrire et compter, être aussi capable de lire l'anglais : avoir des connaissances assez solides en mathématiques, physique pour permettre une bonne assimilation des informations techniques. Niveau minimum BAC+2 Technique. Avoir un minimum de connaissances théoriques et pratiques sur les lignes de fabrication de circuits imprimés nus et d'assemblages de produits électroniques. Il est recommandé d'avoir assisté aux sessions IFTEC « les cartes électroniques » et « technologie de fabrication des circuits imprimés rigides » pour les personnes novices dans le domaine de la fabrication des cartes électroniques et/ou des circuits imprimés nus. L'anglais doit être suffisamment maîtrisé pour pouvoir réaliser une conception respectant la majorité des documents IPC à ce jour en Anglais. Le document en Français de présentation, certification est une somme d'extrait de ces normes. Une inscription avant la session de certification sur une liste des Designer certifiés CID est optionnelle (voir sur le site de l'IPC : IPC DESIGNERS COUNCIL), mais fortement recommandée par l'organisme gérant les certifications.

**S'être familiarisé avec le kit (guide d'étude IPC (CID+) et des extraits choisis de normes IPC associés) avant de venir à la formation.**



La conception est le cœur du procédé de fabrication électronique. Lorsque l'objectif est fixé, le concepteur doit en faire une réalité. Au cours de cette étape, il doit établir les performances, la fiabilité et le coût réel du produit.

Le programme de certification de concepteur IPC va aider les participants à atteindre leur objectif : des produits qui peuvent être fabriqués industriellement par la chaîne d'approvisionnement choisie avec le minimum de défauts et qui répondent à l'usage prévu. Ce programme aborde une multitude de normes IPC, à commencer par les IPC-2220 (2221, 2222 et 2223 notamment) mais aussi les normes IPC-2610, IPC-2580, IPC-2141, IPC-2251, IPC-2252, IPC-7095, IPC-7351, IPC-4101 et 4103, IPC-4562, IPC-SM-780, IPC-4552, IPC-6010 (6012, 6013), J-STD-001, IPC-CC-830, IPC-A-610, IPC-7711/21 et bien d'autres...

Voici une liste des connaissances qui seront abordées pendant cette formation puis évaluées lors de la certification :

### I - Les considérations de la conception

- 1.1 Les propriétés des Matériaux** : identifier les différentes sortes de matériaux. Expliquer les différences entre stratifiés et pré-imprégnés. Lister les principales propriétés physiques des stratifiés. Expliquer les différences entre les substrats organiques et inorganiques. Décrire les structures d'empilage.
- 1.2 Les caractéristiques de métallisation des conducteurs et des trous** : identifier les dépôts métalliques de fabrication qui restent sur le circuit. Définir les fonctions primaires des dépôts métalliques. Expliquer les différences entre dépôts chimiques et électrolytiques. Comprendre les étapes d'un dépôt chimique.

- 1.3 Les caractéristiques des traitements et finition de surface** : définir les applications et les limites des revêtements métalliques et non-métalliques. Expliquer l'importance de la planéité pour l'assemblage des CMS. Comprendre les limites de durées de vie des revêtements de surface.
- 1.4 Les propriétés et compatibilités des matériaux de couverture et de tropicalisation** : décrire les principaux types de vernis épargnes. Expliquer les structures de coupon pour les tests d'adhérence. Définir les ouvertures de vernis épargnes en bandes ou en cases. Décrire les pastilles « solder mask defined » et « copper defined » et leur impact sur la fiabilité. Décrire la couverture des vias. Expliquer les exigences documentaires des revêtements.
- 1.5 La capacité de performance des matériaux homogènes** : définir une check-list des propriétés pour choisir le matériau d'un circuit. Expliquer le profil de qualification des imprégneurs.
- 1.6 Les Coupons de contrôle de procédé** : décrire les coupons de contrôle de l'alignement perçage/image. Décrire les coupons d'évaluation des épaisseurs de dépôts. Décrire les coupons d'alignement trou/pastille. Décrire le besoin de coupons de contrôle de procédé.
- 1.7 Les évaluations de la fiabilité et les stress tests** : décrire le besoin de test sous stress. Définir la fiabilité. Identifier les variables des différents tests HAST. Expliquer les différences entre HAST et déverminage.
- 1.8 Le suivi de la durée de vie du circuit** : décrire les exigences typiques de contrôles qualité. Définir la règle d'échantillonnage C0. Décrire les usages des codes à barres pour le suivi de procédé.
- 1.9 La mise en œuvre des tests de l'assemblage** : identifier les exigences de test du circuit nu. Définir le placement des composants et son impact sur le test. Identifier les différences entre test *in-situ* et *fonctionnel*. Comprendre les variantes entre les différentes technologies d'inspection automatique.
- 1.10 La différenciation des motifs de test et les pastilles** : décrire les tailles minimums de pastilles pour un test simple face. Décrire les exigences de tailles des pastilles rondes et carrées. Définir la configuration des pastilles sur les *faces top et bottom*.
- 1.11 Fiabilité – Matériaux et Conformité** : définir le REACH et le ROHS. Décrire l'impact de ces législations sur le choix des matériaux. Comprendre les impacts possibles des législations sur la fiabilité.
- 1.12 Fiabilité des joints de brasure** : comprendre la physique des ruptures du joint de brasure. Décrire comment le choix des composants peut influencer sur la fiabilité du joint de brasure.

## II - Les caractéristiques du circuit imprimé

- 2.1 Les normes de conception pour atteindre les objectifs de fabrication et d'assemblage** : reconnaître les compromis entre coûts de fabrication et coûts d'assemblage. Identifier les principaux facteurs de coûts de l'assemblage. Comprendre comment varient les limites de technologies des matériaux d'un fabricant à l'autre. Comprendre l'intérêt des contrôles de conceptions. Être familiarisé avec les limites du routage.
- 2.2 Les limitations de la taille par les équipements de fabrication des circuits** : reconnaître comment la taille et la forme du panneau influe sur le coût. Développer une stratégie pour utiliser le maximum de matériau dans le panneau. Comprendre les raisons des exigences de bords techniques pour les panneaux de fabrication et d'assemblage. Être capable de déterminer l'espacement optimal entre les circuits pour l'assemblage et le test.
- 2.3 Les relations entre longueur et largeur d'un circuit imprimé** : définir le ratio longueur/largeur optimal pour une mise en panneau économique. Comprendre l'impact d'un ratio longueur/largeur élevé sur la diaphonie, le routage et la fiabilité. Décrire les effets de circuits à ratios élevés sur les équipements d'assemblage et de test.
- 2.4 Les exigences d'extraction du circuit dans le panneau** : recommander les largeurs de détournage entre images sur la base des limites d'assemblage. Décrire les techniques de rainurage référencées comme des rainures en « V ». Être capable de choisir le style et le nombre d'attaches sécables nécessaires pour l'extraction des circuits.
- 2.5 Les effets de l'équilibrage des cuivres sur la fabrication du circuit imprimé** : expliquer les besoins d'équilibrage des cuivres pour des caractéristiques de métallisations uniformes. Expliquer la relation entre équilibrage des cuivres et flèche & vrillage. Décrire comment corriger les constructions déséquilibrées. Décrire comment prévenir le « bow & twist ».
- 2.6 Les techniques de management thermique sur le circuit imprimé** : décrire l'utilisation de drains et de vias thermiques. Décrire les méthodes pour évacuer la chaleur des plans. Décrire les méthodes pour refroidir les composants. Identifier les matériaux de fabrication de circuit utilisés pour le drainage thermique. Comprendre les différences entre radiation, conduction et convection.
- 2.7 Les constructions à expansion contrôlée utilisant des substrats spéciaux** : être capable de lister les principaux types de substrats couramment utilisés. Décrire comment les substrats spéciaux impactent le « Bow & Twist ». Décrire comment les substrats peuvent affecter l'assemblage.

- 2.8 Les paramètres diélectriques du circuit physique** : comprendre l'importance des constantes diélectriques pour les signaux à hautes fréquences. Comprendre les constructions « *striplines* » symétriques et asymétriques, « *microstrips* » et « *embedded microstri* ». Comprendre l'importance des facteurs de dissipation. Comprendre l'importance de l'équilibrage des couches par rapport à l'empilage global.
- 2.9 L'intégration des pourtours mécaniques non-standards** : comprendre les problèmes associés avec les circuits à pourtours non-standards. Décrire comment le dimensionnement est relié au référentiel du circuit. Comprendre les différences entre les conceptions de circuits *rigides* et *flexibles*. Comprendre comment le dimensionnement est relié au boîtier mécanique de l'assemblage final.
- 2.10 Les considérations des outillages pour le circuit unitaire** : décrire les outillages qui aident les procédés de fabrication. Décrire les outillages qui aident les procédés d'assemblage. Décrire les outillages pour le test (circuit nu et assemblé). Comprendre l'utilisation et la bonne position des mires. Comprendre l'utilisation de *coupons d'alignement*.
- 2.11 La stratégie de mise en panneau pour les procédés de fabrication** : décrire les principes de tolérances de fabrication. Décrire l'utilisation de grilles et de référentiels. Comprendre ce qui impacte la relation maximum entre circuit et panneau. Expliquer les avantages et inconvénients des hypothèses de conception sur la fabrication.
- 2.12 Les vias d'interconnexions – types et stratégies** : expliquer les procédés de fabrication pour les technologies de *vias borgnes* et *enterrés*. Décrire les différences entre via borgne et enterré. Comprendre les différences de coûts entre technologies traversantes, borgnes et enterrées. Comprendre le coût de l'utilisation de dimensions de perçage multiples.

### III - Les paramètres électriques

- 3.1 Les isollements électriques et les séparations diélectriques** : définir les conditions d'isolement électrique *interne* et *superficiel*. Décrire comment calculer les isollements sur la base du voltage, du type de circuit et de l'environnement. Définir les différences et les similitudes entre isollements de pistes et de composants. Définir les conditions d'humidité qui impactent les exigences d'isolement. Déterminer les différences entre les produits *tropicalisés* et *non-tropicalisés*.
- 3.2 Les techniques de routage des masses / tensions** : identifier les plans de retour de signaux *digitaux* et *analogiques*. Décrire le routage d'un découplage correct pour des circuits spécifiques. Décrire les motifs de *drainage thermique*.
- 3.3 La capacité de transport de courant versus l'augmentation de température** : définir la marge de sécurité typique pour les circuits double-faces et multicouches. Comprendre comment obtenir l'élévation de température la plus faible possible pour une piste particulière. Calculer les exigences de piste pour obtenir l'élévation de température souhaitée.
- 3.4 Les approches de routage pour minimiser la diaphonie** : expliquer l'importance de la considération précoce de la diaphonie dans l'étape de routage. Expliquer les différences entre diaphonie montante et descendante. Décrire les différences entre couplages capacitif et inductif. Décrire le « *striplines* » et « *microstrips* ». Expliquer comment le routage peut réduire le couplage. Expliquer la distribution de puissance et son impact sur la diaphonie dans le routage des pistes. Décrire les compromis entre caractéristiques physiques et électriques du circuit.
- 3.5 Les techniques de blindage pour prévenir les émissions de signaux** : décrire les méthodes pour contenir les signaux hautes fréquences. Déterminer les empilages de circuits multicouches pour la gestion de l'*EMI*. Définir les avantages et les exigences des anneaux de garde EMI. Expliquer les effets de la fréquence et du temps de montée sur l'*EMI*.
- 3.6 Les test d'évaluation pour la susceptibilité/radiation EMI** : définir la classification des niveaux de radio fréquence. Identifier les techniques de blindage utilisant l'empilage. Décrire les conseils reconnus pour réduire les émissions. Décrire comment réduire la réflexion des signaux.
- 3.7 Les principes généraux de l'impédance contrôlée** : définir une ligne de transmission. Définir les trois éléments de l'impédance. Définir trois facteurs qui affectent l'intégrité du signal. Identifier les problèmes associés avec les décalage d'impédances. Décrire les *striplines* et les *dual striplines*.
- 3.8 Analyse de l'intégrité du signal** : définir les motifs conducteurs qui impactent l'intégrité du signal. Décrire l'importance des impédances contrôlées. Décrire comment les matériaux et la capacité de fabrication influent sur l'intégrité du signal. Expliquer le concept de budget de bruit. Définir une *balanced stripline*.

### IV - Les considérations des composants et de l'assemblage

- 4.1 Les composants en matrice pleine ou partielle** : décrire les différences entre une *matrice pleine* et *partielle*. Décrire les *pas* les plus courants. Décrire les différences entre une *matrice peuplée* ou *dépeuplée*. Décrire les types de *sortances* pour les boîtiers périphériques et matriciels. Décrire une sortance en « *dog bone* ».
- 4.2 Les stratégies de montage des composants** : lister les facteurs les plus importants qui influencent le choix de la stratégie de montage des composants. Décrire un procédé d'assemblage de composants mixte. Décrire les différentes formes de *pates* pour le montage en surface. Définir les « *mounting courtyards* » et leurs limites. Expliquer l'impacte du *standoff* sur l'assemblage.

- 4.3 L'analyse des étapes de la stratégie d'assemblage des composants** : décrire les séquences d'un assemblage CMS typique. Identifier les solutions pour réduire les coûts des étapes d'assemblage. Décrire les facteurs qui vont nécessiter un assemblage double face. Décrire les types les plus courants de composants traversants et CMS.
- 4.4 Les exigences des chocs et des vibrations sur le montage des composants** : définir les approches spécifiques de montage pour réduire l'impact des chocs et des vibrations. Décrire les environnements d'utilisation finale qui peuvent nécessiter des supports. Décrire les techniques de *montages remplaçables*. Décrire les effets des changements de températures sur le circuit imprimé.
- 4.5 L'évaluation des méthodes de liaison des composants** : décrire les technologies de liaison de composants les plus courantes. Identifier les avantages d'un *positionnement standardisé* des composants. Définir quand les composants nécessitent des reprises manuelles (non automatiques).

## V - Le dimensionnement et la documentation

- 5.1 Le développement de la nomenclature** : décrire les raisons d'utiliser des composants standards. Décrire les éléments importants dans le développement nomenclature (BOM). Décrire la fiche technique d'un matériau. Expliquer pourquoi la *nomenclature* doit être approuvée et qui devrait la consulter.
- 5.2 L'analyse de tolérance du circuit imprimé (Manuelle vs. Automatique)** : définir les tolérances de niveaux A, B et C. Décrire les *MMC* et *LMC*. Décrire le calcul des *plages de réception* de composant.
- 5.3 La documentation pour faciliter l'interface entre conception et fabrication** : décrire les étapes de la conception au test. Décrire les types de circuits par mix de composants. Décrire la responsabilité du concepteur dans la documentation pour la fabrication et l'assemblage.
- 5.4 La standardisation des formats de données du circuit imprimé et de l'assemblage** : lister quelques éléments d'un protocole de transfert de données qui rendent les données transportables. Décrire les normes IPC qui s'appliquent aux transferts de données.
- 5.5 Les outils et les techniques de réparation et de modification des assemblages** : définir les différences entre *réparation*, *retouches* et *modification*. Décrire les trois niveaux de *conformité*. Décrire les techniques pour retirer et remplacer des composants électroniques. Décrire les procédés pour supprimer les dommages ESD. Décrire les *exigences d'espacements* pour réparation, retouche ou modification.

**EXAMEN : QCM de 110 questions à effectuer en 2h maximum.** Il faut plus de 73% de bonnes réponses pour obtenir la certification CID+.

Le statut de la certification d'un concepteur est accessible librement auprès du Design Council de l'IPC à l'adresse : <http://dc.ipc.org/recentcid.aspx>.

## SUPPORTS PEDAGOGIQUES

- Vidéo projection et animation en Français
- Le kit (en Français ou en Anglais) constitué du guide d'étude CID+ est envoyé à chaque participant environ 1 mois avant le début de la formation. En cas d'annulation de la formation, le kit sera facturé 500 euros.
- Photos, échantillons industriels de technologies diverses et coupes micrographiques.

**FORMATEUR** : Thomas ROMONT, CID+

**PRIX DU STAGE 2016** : 2600 Euros HT (par stagiaire, repas de midi inclus)

**Sessions 2016** : du 06 au 10 juin 2016 -/- du 12 au 16 décembre