

LE TEST DE COMPOSANTS

- Présentation de DELTEST
- Le test sur carte / hors carte
- Le principe de l'état forcé, norme de référence
- Le test fonctionnel
- Le test par analyse V/I
- Les autres types de test
- le test JTAG
- Le test de conformité et de disparité de lot
- Questions
- Démonstrations sur différents équipements

Présentation de DELTEST

- commercialisation d'équipements pour le test et le diagnostic de composants et cartes électroniques
 - en petites séries ou modèles unitaires : mise en œuvre rapide
 - sans programmation, sans schéma : par comparaison
 - accessoires et périphériques : connectique, ...
- formation et assistance
- prestations d'audits, d'expertises, d'analyses de systèmes électroniques industriels
 - solutions de maintenance, entretien et rénovation (gestion de la vétusté et de l'obsolescence)
 - pérennisation et fiabilisation
 - maîtrise des coûts de maintenance
 - ingénierie (accompagnement, assistance)

Le test sur carte / hors carte

Quand teste-t-on les composants ?

- Test lors de leur fabrication

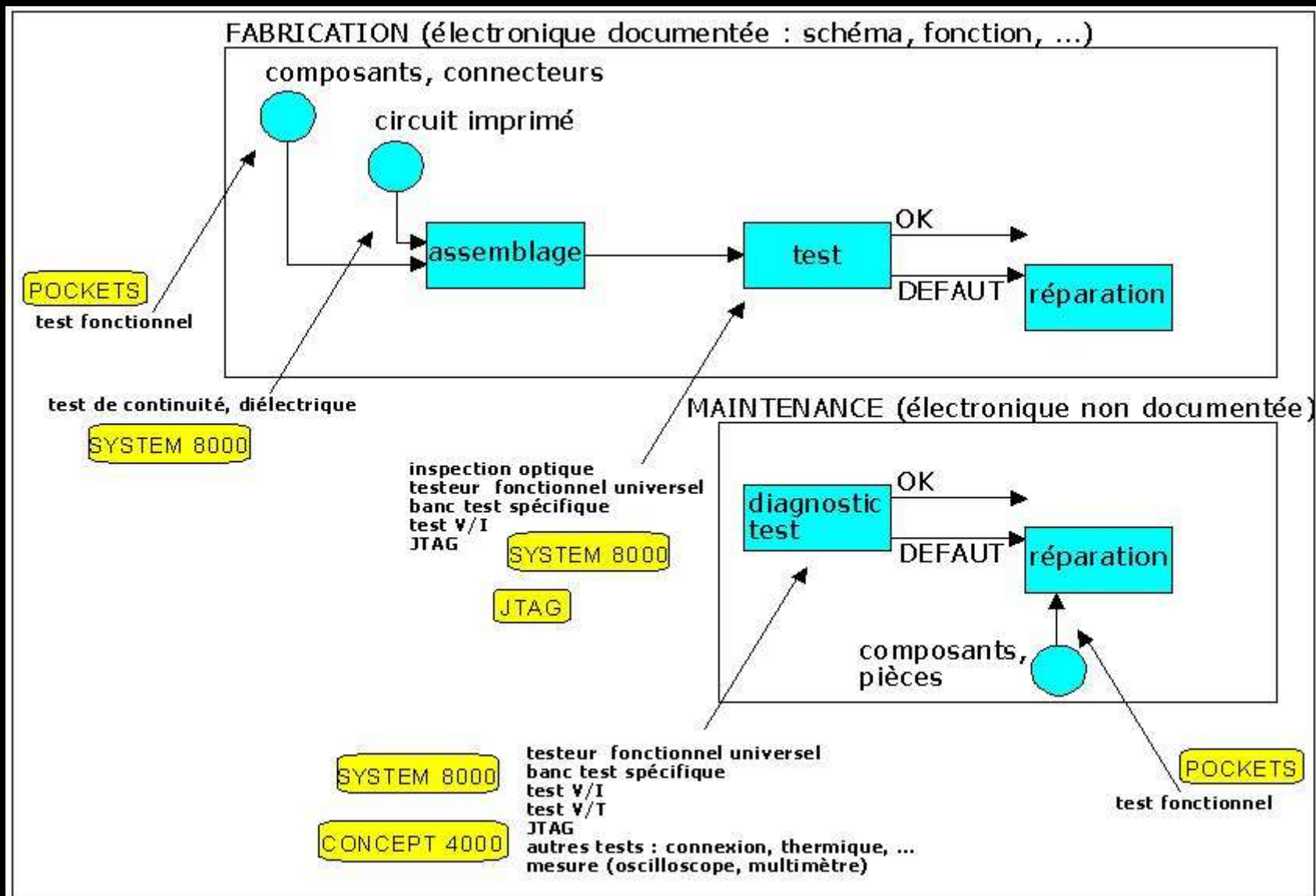
Moyens de tests propres au fabricant, permettant de valider le fonctionnement et les caractéristiques du composant dans les spécificités annoncées.

- Test lors de la fabrication des cartes (PCB), test de série.

Bancs de test spécifiques fonctionnels ou non, testeur à sondes mobiles ou 'planches à clous', permettant le contrôle de tout ou partie des composants avant mise sur le marché ou intégration

- Test lors de la réparation ou lors de la fabrication en petite et moyenne série.

Test fonctionnel ou analyse V/I permettant de valider le fonctionnement ou les caractéristiques d'un composant dans son environnement. (Nous allons principalement évoquer ce type de test)



Le test sur carte / hors carte

On distingue deux façons d'effectuer des tests de composants : sur carte et hors carte.

Le test hors carte, permet essentiellement d'effectuer des tests fonctionnels sur le composant.

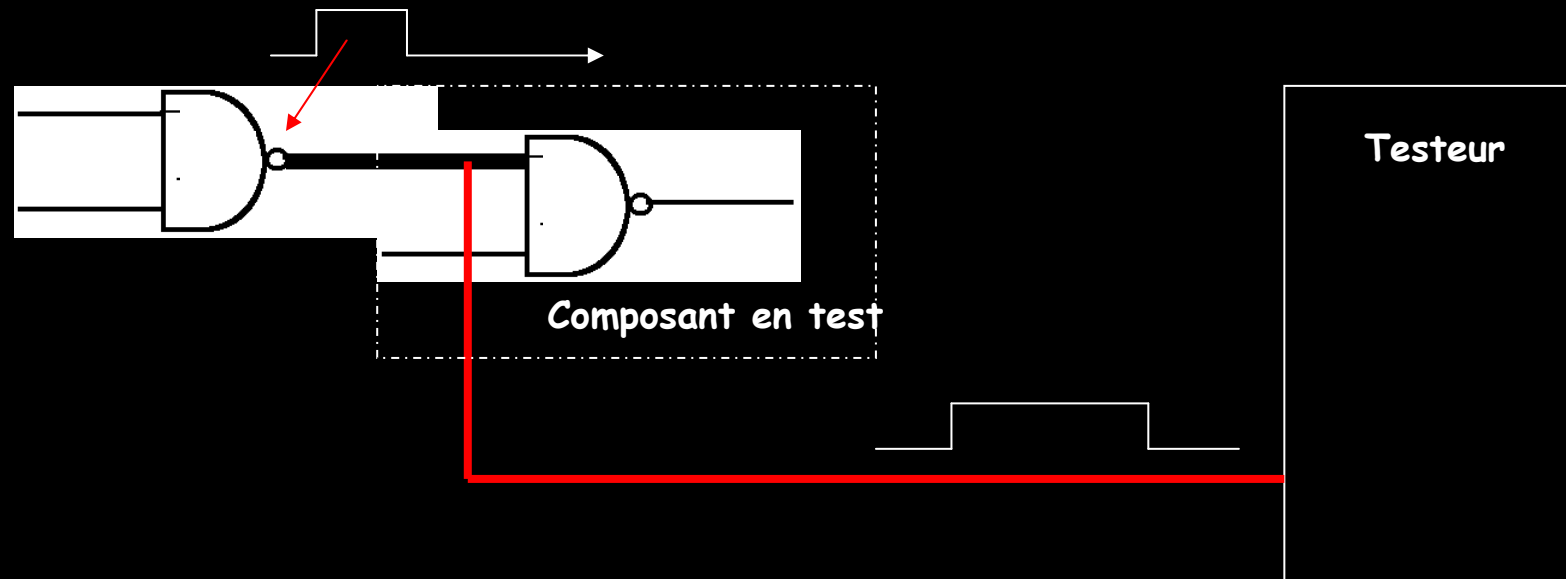
Le test sur carte (composant soudé sur la carte) va permettre d'avoir une étendue de test plus importante, on va pouvoir effectuer plusieurs tests simultanés permettant de prendre en compte le composant et son environnement :

- test fonctionnel
- test V/I
- test de connexions
- test de tension
- test thermique

Le principe de l'état forcé

Lors du test fonctionnel d'un circuit numérique, ses entrées doivent être commutées conformément à la table de vérité.

Cependant, ses entrées sont déjà établies par les sorties d'autres circuits de la carte. Il est donc nécessaire de forcer temporairement l'état de ces sorties lors du test. La manière habituelle de procéder est d'utiliser des drivers capables de supporter des courants plus élevés que ceux des sorties à forcer.



Le principe de l'état forcé

Pour un composant TTL, le plus mauvais cas se présente lors du forçage à l'état haut d'une sortie qui est à l'état bas. En effet, pour certaines familles (74LS), les courants supportés par les sorties à l'état haut sont bien supérieurs aux courants supportés par l'état bas. La plupart des sorties TTL ont une résistance de tirage à l'état haut sur l'étage de sortie, ce qui limite effectivement le courant requis pour amener un état haut vers un état bas.

Le principe de l'état forcé

Il est clair que les courants mis en jeu dans ces conditions sont plus importants que dans des conditions normales de fonctionnement. On doit donc considérer la probabilité de risque de détérioration des composants testés. Des détériorations peuvent être directement causées sur la jonction par dissipation trop importante, ou sur le fil de connexion par un échauffement excessif. Une autre cause de détérioration, relative au calcul du coefficient de température, est mentionnée dans DEF STAN 00-53/1. Cette norme de référence a été écrite pour l'armée et imposée comme norme de référence à l'ensemble des constructeurs de composants, elle est devenue la norme de référence pour le test fonctionnel de composants numériques.

Les fabricants de testeurs de composants exploitent cette norme pour effectuer les tests fonctionnels de composants numériques.

Résumé des caractéristiques de forçage :

état haut 2.2 volts, 500 mA pendant 250 ms au maximum

état bas 0.8 volt, 200 mA pendant 250 ms au maximum

Le principe de l'état forcé

Plusieurs études ont été effectuées pour évaluer les effets de la technique de l'état forcé sur la fiabilité à court et à long terme des composants. Toutes concluent qu'aucun effet néfaste n'a été démontré, à condition que les paramètres de forçage (en particulier les courants des sortie) soient limités aux valeurs adéquates.

Les testeurs de composants numériques utilisant la méthode de l'état forcé respectent ces valeurs.

Le test fonctionnel

Le monde de l'électronique connaît 2 grandes familles de composants :

- numérique
- analogique

• Le test fonctionnel numérique

Appelé aussi test de la table de vérité, les composants numériques sont caractérisés par la ou les fonction(s) qu'ils réalisent. La table de vérité représente leur fonctionnement.

Le testeur devra générer des stimuli sur les entrées du composants selon le principe de l'état forcé et analysera l'état des sorties. Lorsque l'ensemble des pas de test de la table de vérité a été déroulé et que les sorties ont eu des états adéquats, le composant est réputé 'BON'

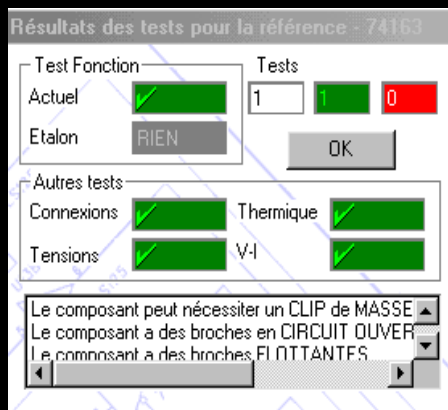
•Le test fonctionnel numérique



Test fonctionnel

Test de comparaison par rapport à la table de vérité 'constructeur'. Le système génère des stimuli sur les entrées du composant et analyse l'état des sorties

Test fonctionnel de circuits numériques sur carte.



Lecture simple du résultat.

Le test fonctionnel

- Le test fonctionnel analogique

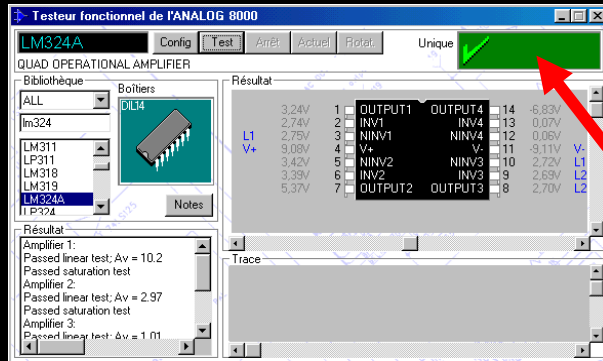
Contrairement aux composants numériques, les composants analogiques ne disposent pas de table de vérité. Nous allons parler dans ce cas du fonctionnement intrinsèque du composant

Pour illustrer, prenons l'exemple d'un LM324 : 4 amplificateurs opérationnels dans un boîtier DIL14. Le fonctionnement de ces amplificateurs est caractérisé par

- le fonctionnement linéaire (gain propre du montage)
- le fonctionnement en saturation.

Le testeur devra générer des stimuli sur les entrées du composant de façon à pouvoir mesurer le gain du montage, et ensuite faire basculer le circuit de $+V_{CCsat}$ à $-V_{CCsat}$. Si les deux tests se sont déroulés correctement, le composant est réputé 'BON'

Le test fonctionnel analogique



Test fonctionnel de circuits analogiques sur carte

Test fonctionnel

Test de comparaison par rapport au fonctionnement théorique du composant. Le système génère des stimulis sur les entrées du composant et analyse les tensions et courants sur les sorties du composant

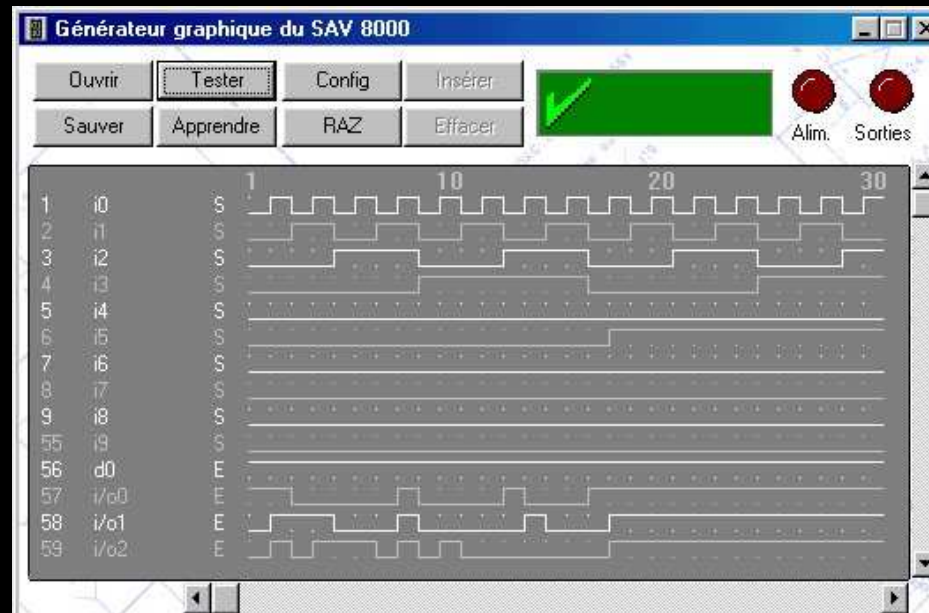
Lecture simple du résultat

Le test fonctionnel

Les testeurs fonctionnels sont caractérisés par le nombre de composants disponibles dans leur base de données.

Certains testeurs permettent de créer leurs propres 'patterns de test', afin de :

- tester un composant numérique non inclus dans la base de données
- tester des composants programmables ou de connecteurs d'entrées sorties



L'analyse V/I ou analyse de signature

Le test V/I est une excellente technique pour localiser des pannes sur des cartes électroniques.

Ce test est d'autant plus probant lorsque la documentation et les schémas sont inexistants.

Lors d'un test V/I, la carte doit être libre de potentiel (non alimentée).

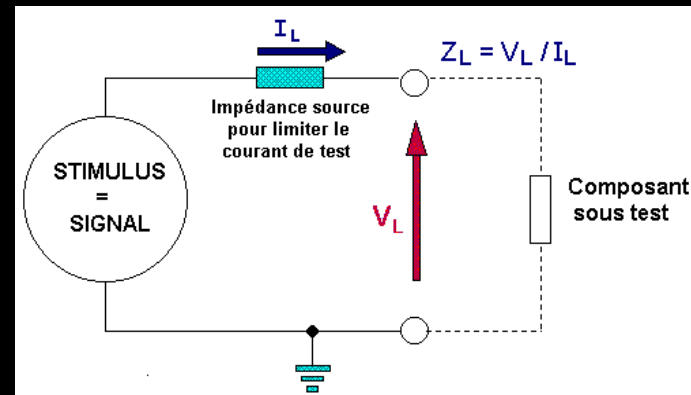
Ce test est particulièrement efficace en disposant de 2 cartes :

- une carte étalon (en bon état de fonctionnement)
- une carte défectueuse ou douteuse.

Principe du test : un signal alternatif à courant contrôlé est appliqué entre chaque broche et la masse du composant à tester, ce qui permet de tracer une caractéristique de l'impédance :

- l'axe X représente la tension
- l'axe Y le courant

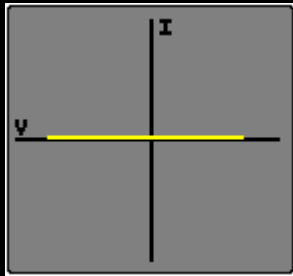
L'analyse V/I ou analyse de signature



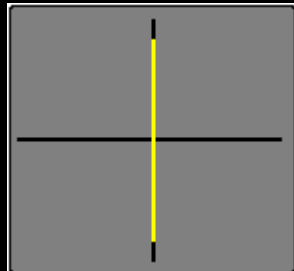
A partir de la relation $Z = V / I$, vous voyez que la caractéristique représente l'impédance du composant sous test. Le stimulus est habituellement un signal sinusoïdal. Pour les composants sensibles aux fréquences telles que condensateurs et inductances, l'impédance est fonction de la fréquence utilisée. En conséquence, une fréquence variable pour le stimulus est nécessaire.

Il est à remarquer que la résistance de limitation de courant (impédance source) forme un pont diviseur de tension avec le composant sous test. Pour obtenir une trace correcte, l'impédance source doit être de la même grandeur que l'impédance du composant sous test à la fréquence considérée. Il est donc nécessaire d'avoir une gamme très étendue d'impédance source pour tester une grande variété de composants.

L'analyse V/I ou analyse de signature

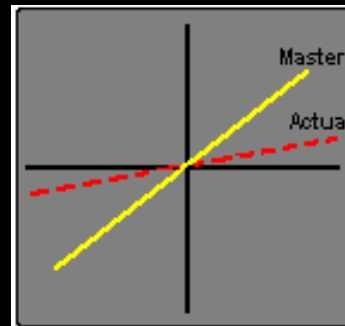


Circuit ouvert



Circuit fermé

L'analyse V/I ou analyse de signature

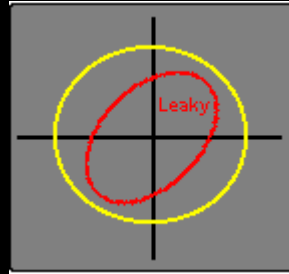


Une résistance pure est représentée par une droite oblique, car le courant est proportionnel à la tension appliquée.

La valeur de la résistance sous test affecte la pente de la droite : plus la valeur sera importante, plus la droite se rapprochera de l'horizontale (circuit ouvert). La résistance source de l'ASA (Analyse de Signature Analogique) doit être choisie afin d'obtenir une droite aussi proche que possible de 45°.

En mode comparaison, une différence entre la pente de deux résistances indique une différence de valeur des résistances sur les deux cartes.

L'analyse V/I ou analyse de signature

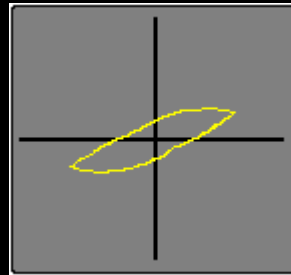


Les condensateurs de faibles valeurs ont des signatures elliptiques presque plates et horizontales, alors que pour les fortes valeurs, les signatures seront verticales.

La signature optimale doit être proche d'un cercle, lequel peut être obtenu en choisissant la fréquence et l'impédance source les plus appropriées. Typiquement, une grande capacité demande une fréquence et une impédance source faibles.

Un condensateur avec un courant de fuite est représenté par une courbe inclinée (voir courbe rouge)

L'analyse V/I ou analyse de signature



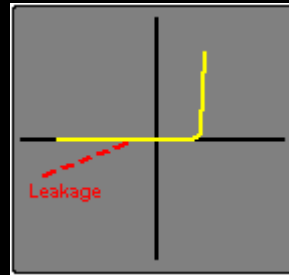
Les signatures des inductances sont elliptiques ou circulaires, mais montrent parfois une hystérésis. Les inductances de grande valeur ont des signatures elliptiques plates presque horizontales similaires à celles des condensateurs.

La signature optimale est un cercle. Certaines inductances (par exemple : avec ferrite) ne pourront pas être ajustées, car une valeur d'inductance peut donner des signatures différentes en fonction du noyau (ferrite, fer, cuivre, etc...).

Habituellement, les inductances nécessitent une impédance source de faible valeur et une fréquence élevée pour pouvoir afficher une bonne signature.

Une inductance ouverte peut être facilement détectée. C'est une panne fréquente sur des cartes avec des composants CMS.

L'analyse V/I ou analyse de signature



La signature d'une diode peut être facilement identifiée.

La partie horizontale de la signature est la région de la tension inverse de non conduction de la diode qui est effectivement en circuit ouvert.

Les diodes défectueuses peuvent facilement être identifiées par une déviation de leurs caractéristiques. Par exemple, une diode ayant un courant de fuite inverse significatif aura une partie de la signature en diagonale dans la région inverse, similaire à une résistance.

L'analyse V/I ou analyse de signature

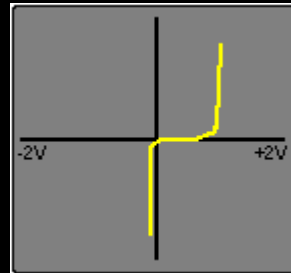


Les diodes Zener conduisent dans les deux parties de la signature.

La caractéristique de courant inverse est similaire à celle d'une diode jusqu'à ce que la tension Zener soit atteinte, où le courant croît rapidement.

La tension de test doit être supérieure à celle de la tension Zener pour obtenir une signature correcte.

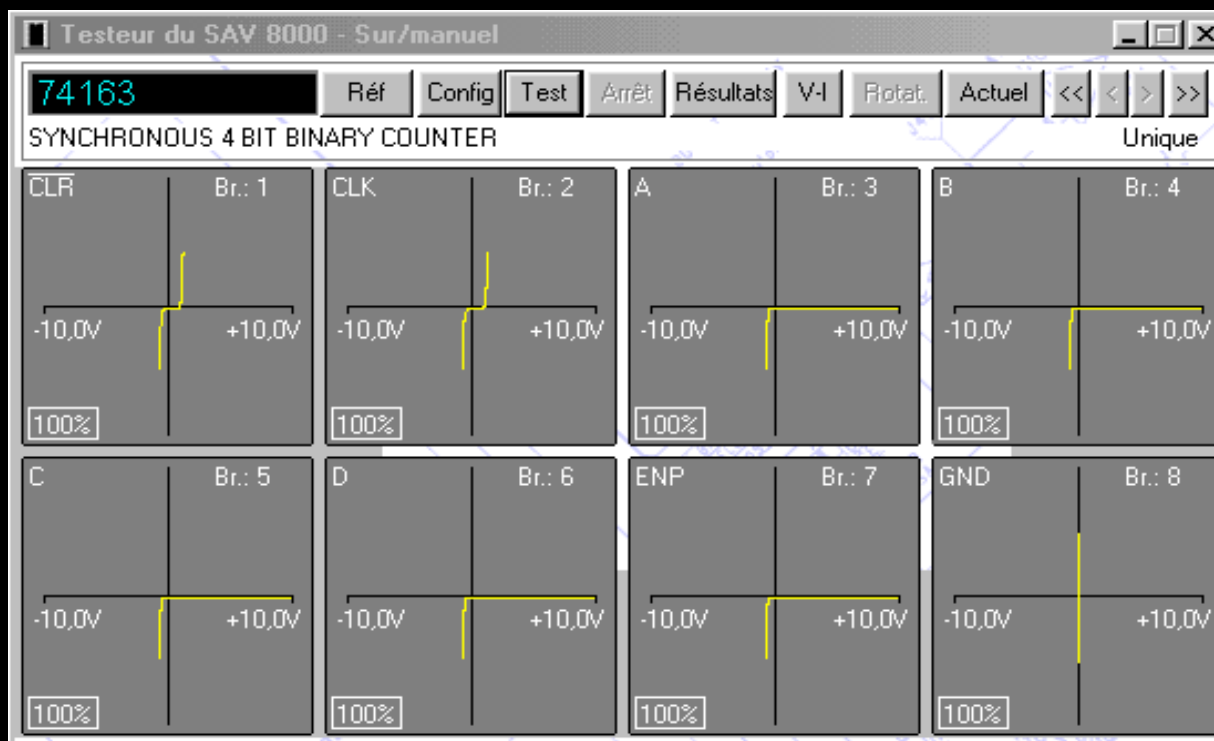
L'analyse V/I ou analyse de signature



Les transistors bipolaires NPN et PNP ont des signatures similaires aux diodes lors du test entre les jonctions base/collecteur et base/émetteur.

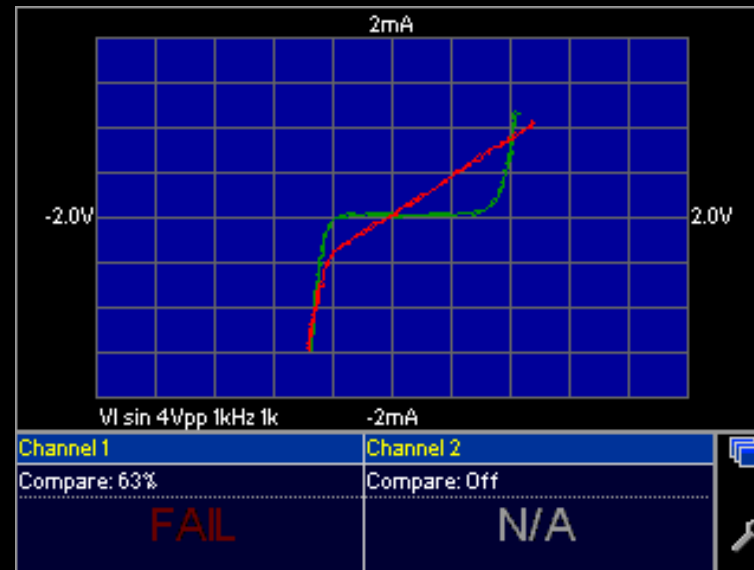
Un test entre collecteur et émetteur aboutit à une signature signalant un circuit ouvert.

L'analyse V/I ou analyse de signature



Analyse de signatures de circuits numériques

L'analyse V/I ou analyse de signature



L'analyse de signature est un puissant outil pour la détection de pannes basiques (court circuit, coupures, etc...). Par contre, une panne due à un changement de caractéristiques est plus difficile à détecter.

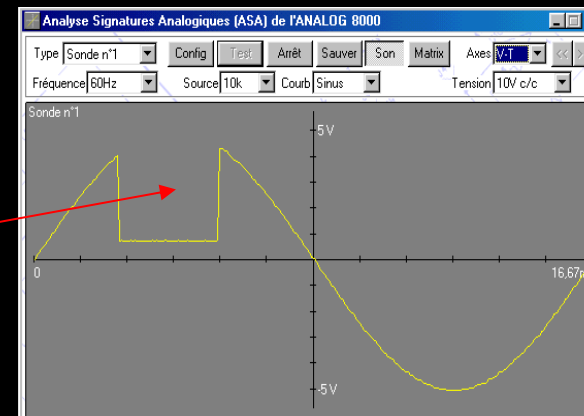
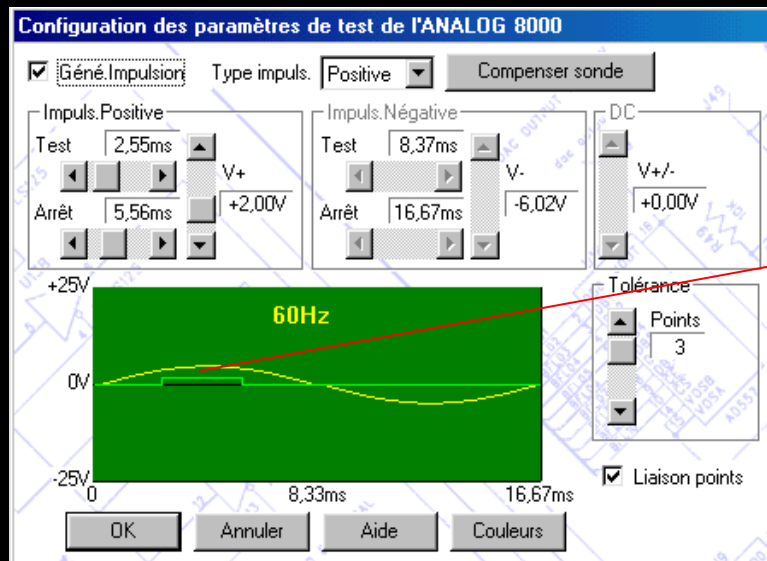
Il n'est pas nécessaire de savoir interpréter les signatures pour pouvoir utiliser l'analyse V/I. La comparaison entre 2 signatures 'étalon' et 'réelle' permet la plupart du temps d'identifier les pannes avec un minimum de connaissances.

Il faut se rappeler que la caractéristique V/I est la résultante de tous les composants connectés au nœud testé.

L'analyse V/T test dynamique

Lors du test d'un transistor, triac, thyristor, ..., le test V/I fournit des informations concernant les jonctions du composant.

le test V/T permet de tester dynamiquement le composant en envoyant sur la commande du composant un signal issu d'un générateur.



Test dynamique de circuits analogiques.

Génération de signaux de test V/T

Les autres types de test

Test de connexions

Vérification de l'impédance de chaque broche

Test de tensions

Vérification des tensions présentes sur chaque broche

Test thermique

Indication de la température interne du circuit en mesurant les caractéristiques internes de certaines jonctions

Les autres types de test

Testeur du SAV 8000 - Sur/manuel

74163 Réf Config Test Arrêt Résultats Rotat. Actuel << >>

SYNCHRONOUS 4 BIT BINARY COUNTER Unique

413	3,71V	1	CLR	VCC	16	5,19V	V+
414	0,17V	2	CLK	RCD	15	0,14V	398
406	OUVR	3	A	QA	14	3,69V	415
406	OUVR	4	B	QB	13	0,19V	414
406	OUVR	5	C	QC	12	0,17V	411
406	OUVR	6	D	QD	11	0,17V	412
404	ENMH	7	ENP	ENT	10	1,51V	FLOT ENMH 406
	GND	8	GND	LOAD	9	2,58V	

Résultats des tests pour la référence - 74163

Test Fonction

Actuel Etalon RIEN Tests 1 0 OK

Autres tests

Connexions Thermique Tensions V-I

Le composant peut nécessiter un CLIP de MASSE
 Le composant a des broches en CIRCUIT OUVERT
 Le composant a des broches FLOTTANTES

Le test JTAG ('Boundary scan')

Avec les technologies classiques, le test de circuit est directement réalisé via les broches des composants. Avec les dernières technologies, beaucoup de cartes électroniques intègrent des composants dans des boîtiers ne permettant plus d'avoir accès directement aux broches (type BGA).

Le 'Boundary scan' permet de tester ces composants lorsqu'ils sont intégrés dans une chaîne JTAG, dans le but de :

- Tester
- Réparer
- Programmer

une carte électronique. JTAG est un protocole largement reconnu et intégré dans les composants logiques programmables (ex : EPLD, FPGA ...) et nécessite peu de matériel pour sa mise en œuvre.

Le test de non-conformité et de disparité de lot

La contrefaçon de composants est apparue en raison de la hausse des coûts des composants électroniques. Les caractéristiques d'un composant contrefait ne correspondent évidemment pas à celles du modèle.

Tout fabricant de cartes électroniques encourt le risque d'approvisionner des composants contrefaits.

De très nombreuses entreprises (petites et grandes) ont subi des dommages du fait de la non-conformité de composants. Les préjudices peuvent se chiffrer en millions d'€uros.

Le test de non-conformité et de disparité de lot

La contrefaçon est issue de divers procédés.

Le dispositif le plus connu est le «pulls» : il consiste à récupérer sur des cartes 'ferrillées' les composants par un processus très douteux. Après restauration superficielle, ces composants sont re-marqués (y compris le logo d'un fabricant) et sont vendus comme produit d'origine.

Une autre technique est de produire effectivement des composants à l'aide d'outils de production, mais sans contrôle et en dehors des heures normales d'ouverture. Les composants créés de cette façon ont de nombreux défauts de fabrication et ne contiennent parfois même pas de silicium.

Jusqu'à maintenant, il n'était pas possible de trier des composants avant leur intégration sur un PCB et les premiers tests sur un sous-ensemble complet. Cela conduisait à un coûteux processus d'identification du(es) composant(s) défectueux, puis à leur retrait de toutes les cartes fabriquées. Dans certains cas, des lots complets de produits finis devaient être rappelés à l'usine.

Au cours des cinq dernières années, la fabrication de composants non conformes a augmenté de façon exponentielle. En 2008, l'exportation de contrefaçons de circuits a représenté plus de 8% du commerce mondial, ce qui équivaut à un coût de 6 milliards \$.

Le test de non-conformité et de disparité de lot

Le test de non-conformité peut s'effectuer de plusieurs façons :

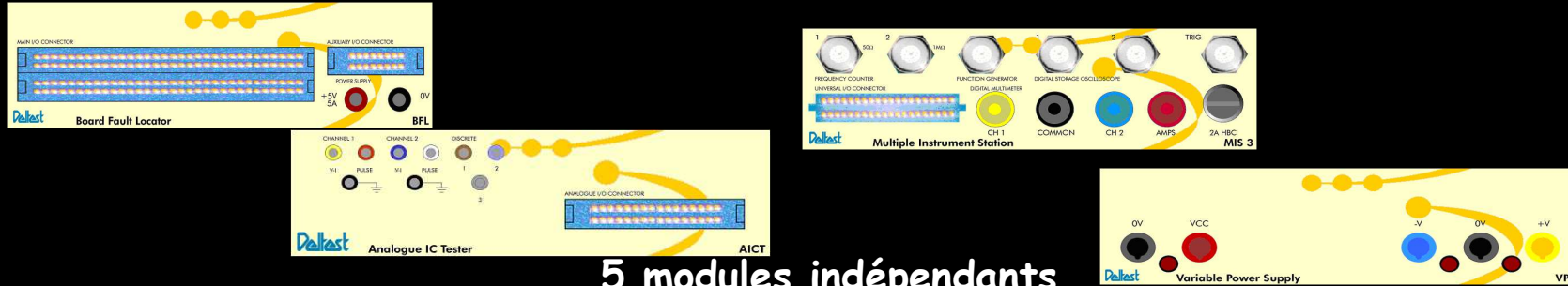
- Test en laboratoire : radiographie, délaminage du composant ...
 - test destructif. Il ne peut être fait que par prélèvement de lot
 - test onéreux
- Test sur un matériel spécialisé : analyse V/I sur composant étalon validé, puis comparaison aux composants du lot douteux, soit par échantillonnage, soit sur la totalité du lot
 - test non destructif
 - test peu onéreux



ZI Toul Europe secteur B □ 54200 TOUL □ France
Tél.: (33) 3 83 43 85 75 □ Mail : deltest@deltest.com
Web : www.deltest.com

Questions ?

Gamme des appareils DELTEST



5 modules indépendants

**SAV 8000
ou 8000+**

*Dédié au test
numérique*

**ANALOG
8000**

*Dédié au test
analogique*

LAB 8000

*Module
d'instruments de
laboratoire*

**ALIM
8000**

*Alimentation de
puissance*

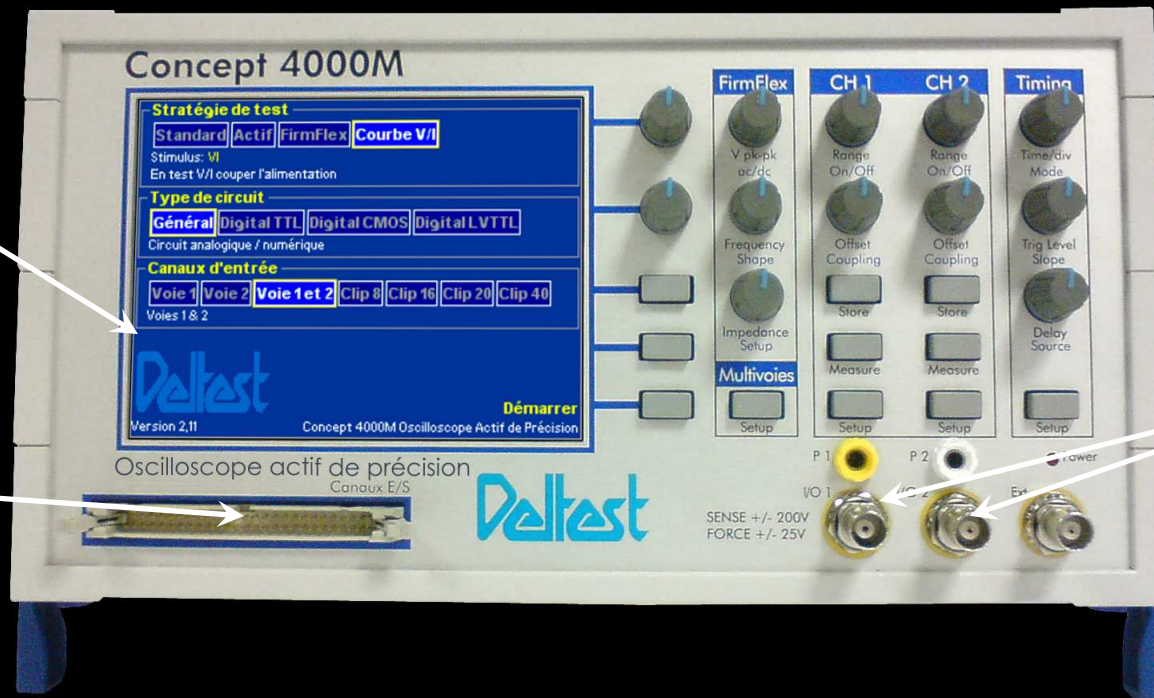
LE CONCEPT 8000+

Gamme des appareils DELTEST

CONCEPT 4000M

**Ecran LCD
Haute qualité**

**Connecteur
d'extension
de 40 canaux**



**2 canaux E/S
analogiques**

Gamme des appareils DELTEST

les pockets LinearMasterPro et ChipMasterPro : Le test fonctionnel hors carte

Les Master Pro sont des équipements autonomes destinés à tous ceux qui réparent les cartes électroniques de faible puissance, en maintenance ou en fabrication de petites séries.



Gamme des appareils DELTEST

Le Concept3000 :

Est un détecteur de composants non conformes. Cet appareil permet de contrôler la conformité des lots de composants électroniques avant leur intégration en ligne de production.



Gamme des appareils DELTEST

Le JtagMaster :

Le JTAGMaster est un outil de test et de mise au point pour les composants liés par une chaîne JTAG





ZI Toul Europe secteur B □ 54200 TOUL □ France
Tél.: (33) 3 83 43 85 75 □ Mail : deltest@deltest.com
Web : www.deltest.com

Démonstration sur les équipements