



# FORMATION

Du 24 au 26 mars 2015  
De 9h00 à 12h30 et de 14h00 à 17h30  
à Grenoble Minatec

## Formation pratique à la technologie FPGA et au langage VHDL

S'engager dans des développements sur cibles FPGA... Pourquoi ? Comment ? Avec quelle technologie ? A quel prix ?...  
Telles sont questions qui surgissent dans l'esprit de tout responsable d'entreprise ou R&D, experts des développements numérique. Ce stage vise à apporter l'essentiel des réponses.  
Objectif : découvrir la technologie FPGA et leurs environnements de développement avec partie pratique illustrative.

### PROGRAMME

#### 1 Introduction, Flot de conception

- Présentation du FPGA, son intérêt, son évolution, son domaine d'application.
- Explication de l'architecture, de la répartition des éléments et des possibilités d'exploitation de ces différents éléments.
- Visualisation des éléments logiques, de la mémoire embarquée, des blocs horloges, blocs DSP, PLL, structure de routage etc...
- Méthodologie de conception, outils

#### 2 Le langage VHDL : simulation et synthèse

- Décomposition modulaire (instanciation)
- Typage des données (Std\_logic\_vector)
- Unités de conception (entité, architecture, package, configuration)
- Les signaux et ports, les process (liste des sensibilités, assignement d'un signal, les variables vs. signaux)
- Simulation événementielle
- Machines d'états
- Présentations des plateformes FPGA Altera
- Instructions séquentielles et concurrentes
- Descriptions structurelles et comportementales
- Déploiement de la maquette de validation

#### 3 TP sur composants programmables

- Travaux pratiques et programmation VHDL
- Prise en main d'un outil de simulation
- Prise en main d'un outil de synthèse VHDL
- Programmation d'une cible FPGA SRAM
- Exemples traités: compteur, contrôleur feux de carrefour, UART

#### 4 Compléments de VHDL et synthèse comportementale

- Bibliothèques IEEE
- Fonctions et procédures
- Optimisation de la synthèse relativement à une cible et un cahier des charges
- Introduction sur les processeurs embarqués.

**Public concerné :** Ce stage s'adresse à des ingénieurs et techniciens, ayant participé ou piloté des développements sur cibles microcontrôleur, qui s'interrogent sur les technologies considérées.

**Effectif maximum : 8 personnes.**

**Approche pédagogique :** La méthode pédagogique utilisée est à caractère interactif. Les apports théoriques sont étayés par des démonstrations pratiques et seront enrichis par les échanges entre les participants et le formateur.

**Intervenant :** Grenoble INP – GIPSA Lab

#### Coût de la formation :

- ▶ 1200 €HT pour les 3 jours
- ▶ 900 € HT pour les adhérents CAP'TRONIC et pour 3 jours

#### Contacts :

Jean-Marie COMBE : [combe@captronic.fr](mailto:combe@captronic.fr)

Janique PERNOUD : [pernoud@captronic.fr](mailto:pernoud@captronic.fr)

#### Contact inscription :

Dorothee WALLART : [wallart@captronic.fr](mailto:wallart@captronic.fr)